

PAT-NO: JP410162484A
DOCUMENT- JP 10162484 A
IDENTIFIER:
TITLE: DEVICE AND METHOD FOR CONTROLLING VIDEO CD
REPRODUCING

PUBN-DATE: June 19, 1998

INVENTOR-INFORMATION:

NAME COUNTRY
MORI, HIDEKI

ASSIGNEE-INFORMATION:

NAME COUNTRY
NEC IC MICROCOMPUT SYST LTD N/A

APPL-NO: JP08319628

APPL-DATE: November 29, 1996

INT-CL (IPC): G11 B 019/00 , H04 N 005/85 , H04 N 007/24

ABSTRACT:

PROBLEM TO BE SOLVED: To smoothly resume reproducing from a reproducing interrupted spot without any time delay when a power source is switched ON again after the power source is switched OFF in a video CD reproducing device.

SOLUTION: Sequence header data for setting the operation mode of an MPEG decoder 3 is stored beforehand in a storage unit 8 at the time of starting video CD reproducing, reproducing interrupted spot information is also stored beforehand in the storage unit 8 when a power source is switched OFF temporarily, and when the power source is switched ON again, control is performed again by reading the sequence header data and the reproducing interrupted spot information from the storage unit 8.

COPYRIGHT: (C) 1998, JPO

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平10-162484

(43)公開日 平成10年(1998)6月19日

(51)Int.Cl.⁶

識別記号

FI

G11B 19/00

501

G11B 19/00

501J

H04N 5/85

H04N 5/85

Z

7/24

7/13

Z

審査請求 有 請求項の数 2 OL (全 6 頁)

(21)出願番号 特願平8-319628

(22)出願日 平成8年(1996)11月29日

(71)出願人 000232036

日本電気アイシーマイコンシステム株式会
社

神奈川県川崎市中原区小杉町1丁目403番
53

(72)発明者 森 秀樹

神奈川県川崎市中原区小杉町一丁目403番
53 日本電気アイシーマイコンシステム株
式会社内

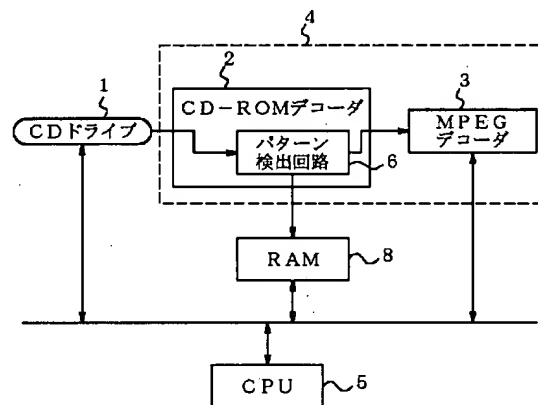
(74)代理人 弁理士 京本 直樹 (外2名)

(54)【発明の名称】 ビデオCD再生制御装置およびその制御方法

(57)【要約】

【課題】ビデオCDの再生装置において、電源をオフにした後、再度電源をオンにしたとき、時間遅れなく、再生中断箇所からスムーズに再生を再開できるようにする。

【解決手段】ビデオCD再生開始時に、MPEGデコーダ3の動作モードを設定するためのシーケンスヘッダ・データを記憶部8に記憶しておき、また、一旦電源をオフにしたときの再生中断箇所情報を記憶部8に記憶しておき、再度電源をオンにしたときには、この記憶部8から前記シーケンスヘッダ・データ、及び前記再生中断箇所情報を読み出すようにして再生制御する。



【特許請求の範囲】

【請求項1】 ビデオCDの再生開始時に、ビデオCDから読み出した、デコーダの動作モードを設定するためのシーケンスヘッダ・データを記憶し、また、一旦電源をオフにすると、再生中のビデオCDの再生中断箇所情報を記憶する不揮発性記憶部を備えたことを特徴とするビデオCD再生装置。

【請求項2】 ビデオCD再生装置の再生開始時に、ビデオCDから読み出したシーケンスヘッダ・データを不揮発性記憶部に格納し、再生の途中で一旦電源をオフにすると、再生中のビデオCDの再生中断箇所情報を前記不揮発性記憶部に格納し、再度電源がオンにされたとき、前記不揮発性記憶部に格納されたシーケンスヘッダ・データ、及び再生中断箇所情報を前記不揮発性記憶部から読み出して、再生を再開するように制御することを特徴とするビデオCD再生装置の制御方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、MPEG1方式などで情報圧縮符号化されて記録されたビデオCDの再生装置に関し、特に再生途中に一旦電源をオフにして、再度電源をオンにしたときの再生制御に関する。

【0002】

【従来の技術】従来、この種のビデオCD再生装置では、ビデオCD再生の途中で一旦電源をオフにして、再度電源をオンにしたとき、MPEG方式等のデコーダの動作モードを指定するためのシーケンスヘッダ・データは、再度、前記のビデオCDから読み出して、デコーダに再設定するようにしていた。

【0003】以下に具体例を説明する。

【0004】図7は従来技術の構成を示すブロック図、図8は従来技術の制御方法を示すフローチャートである。CPU5がCDドライブ1、CD-ROMデコーダ2・MPEGデコーダ3を含むビデオCD部4及び記憶部7を制御している。ビデオCDの再生中にビデオCD部4の電源がOFFになると（ステップ10～13）、MPEGデコーダ3はそれまでデコーダ3内部に保持していた、画像のシーケンスヘッダを失う。また再生中断箇所の情報はそのまま記憶部7に保存される。

【0005】次に電源がONになった時（ステップ14）に、CPU5の処理ステップ15によりCDドライブ1に対して画像データ先頭へシーク動作を指示し、ステップ16によりシーケンスヘッダがMPEGデコーダ3に入力されたら、記憶部7に保存されている再生中断箇所情報を読み出し、ステップ17により、画像データの中断していた場所へのシーク動作を指示し、再生を再開するようになっていた。

【0006】音楽用CDなどでも電源ON時の復帰処理として同様のものがあるが、音楽用CDの場合は途中からの再生が可能のため復帰先の位置（分・秒・フレー

ム)を覚えておくだけでよく、今回の発明とはデータ構造上全く異なる制御となる。

【0007】図9にビデオCDで採用されているMPEG1方式により圧縮符号化された画像データのシーケンスヘッダデータの内容を例示した。

【0008】

【発明が解決しようとする課題】この従来のビデオCDの再生制御の方法では、電源を再度オンにして再生を再開したとき、再度ビデオCDからシーケンスヘッダ・データを読み取る動作が必要で、このために、再生開始までに時間的な遅れが発生していた。

【0009】例えば、MPEG1方式により圧縮符号化された画像を再生するためにはMPEGデコーダに対して、元の画像をデコードするために必要な情報（画素数やライン数など）を含むシーケンスヘッダを入力しなければならない。このシーケンスヘッダは画像データの先頭にあるため、通常の再生時には画像データを先頭から入力させればよいが、再生中にビデオCD部の電源がOFFになるとそれまでMPEGデコーダで保持していたシーケンスヘッダは失われる。

【0010】電源が再度ONになった時に、中断していた画像データの場所から再生を再開するためには、最初に述べたように画像データの先頭にあるシーケンスヘッダをMPEGデコーダに入力するために画像データの先頭へのシーク動作を行い、シーケンスヘッダを入力後に再度再生再開箇所へのシークを行う必要があった。

【0011】このように、時間のかかるシーク動作を行うために画像の再生が再開されるまで時間がかかっていた。

【0012】

【課題を解決するための手段】本発明の構成は、ビデオCDの再生開始時に、ビデオCDから読み出した、デコーダの動作モードを設定するためのシーケンスヘッダ・データを記憶し、また、一旦電源をオフにすると、再生中のビデオCDの再生中断箇所情報を記憶する不揮発性記憶部を備えたことを特徴とするビデオCD再生装置であり、またビデオCD再生装置において、再生開始時に、ビデオCDから読み出したシーケンスヘッダ・データを不揮発性記憶部に格納し、また、再生の途中で一旦電源をオフにすると、再生中のビデオCDの再生中断箇所情報を前記不揮発性記憶部に格納し、再度電源がオンにされたとき、前記不揮発性記憶部に格納されたシーケンスヘッダ・データ、及び再生中断箇所情報を前記不揮発性記憶部から読み出して、再生を再開するように制御するビデオCD再生装置の制御方法である。

【0013】

【発明の実施の形態】本発明の実施の形態について、以下に図面を参照して説明する。

【0014】図1は本発明の第1の実施の形態の構成を示すブロック図、図2はその制御内容を示すフローチャ

ートである。

【0015】MPEG1方式により圧縮符号化された画像データが、CDドライブ1からCD-ROMデコーダ2に入力されている。CD-ROMデコーダ2に内蔵しているパターン検出回路6でシーケンスヘッダ・データを検出し、記憶部のRAM8に格納する(フロー21)。画像再生中に電源がOFFになったら、CDドライブに対して停止を指示する(フロー11・12・13)。再度電源がONになった際には、CPU5がRAM8に格納したシーケンスヘッダ・データをMPEGデ

【0016】図3は本発明の第2の実施の形態の構成を示すブロック図、図4はその制御内容を示すフローチャートである。

【0017】MPEG1方式により圧縮符号化された画像データが、CDドライブ1からCD-ROMデコーダ2に入力され、パターン検出回路6に入力されている(フロー22)。パターン検出回路6でシーケンスヘッ

【0018】画像再生中に電源がOFFになったら、CDドライブに対して停止を指示する(フロー11・12・13)。再度電源がONになった際には、CPU5が内部RAM9に格納してあるシーケンスヘッダ・データをMPEGデコーダ3に入力する(フロー25)。その後、CDドライブに再生中断箇所へのシーク動作を指示して再生処理を再開する(フロー17・18)。

【0019】図5は本発明の第3の実施の形態の構成を示すブロック図、図6は制御内容を示すフローチャートである。

【0020】MPEG1方式により圧縮符号化された画像データが、CDドライブ1からCD-ROMデコーダ2に入力され、CPU5に入力されている(フロー26)。CPU5で、入力されたデータをチェックしシーケンスヘッダ・データを検出し、内部RAM9に格納する(フロー27)。

【0021】画像再生中に電源がOFFになったら、CDドライブに対して停止を指示する(フロー11・12・13)。再度電源がONになった際には、CPU5が内部RAM9に格納してあるシーケンスヘッダ・データをMPEGデコーダ3に入力する(フロー25)。その後、CDドライブに再生中断箇所へのシーク動作を指示して再生処理を再開する(フロー17・18)。

【0022】

【発明の効果】以上のように、本発明のビデオCD再生装置及びその制御方法によれば、再生再開時に、ビデオCDからのシーケンスヘッダ・データの読み取り動作が不要となり、再生再開までの時間遅れがなくなり、スム

ーズに再生できるという効果がある。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態の構成を示すブロック図である。

【図2】本発明の第1の実施の形態の制御内容を示すフローチャートである。

【図3】本発明の第2の実施の形態の構成を示すブロック図である。

【図4】本発明の第2の実施の形態の制御内容を示すフローチャートである。

【図5】本発明の第3の実施の形態の構成を示すブロック図である。

【図6】本発明の第3の実施の形態の制御内容を示すフローチャートである。

【図7】従来技術の構成を示すブロック図である。

【図8】従来技術の制御内容を示すフローチャートである。

【図9】シーケンスヘッダデータの内容例を示す図である。

【符号の説明】

- | | |
|----|------------------------------------|
| 1 | CDドライブ |
| 2 | CD-ROMデコーダ |
| 3 | MPEGデコーダ |
| 4 | ビデオCD部 |
| 5 | CPU |
| 6 | シーケンスヘッダ・データ検出/出力部 |
| 8 | シーケンスヘッダ・データ記憶部(RAM) |
| 9 | シーケンスヘッダ・データ記憶部(CPU内部RAM) |
| 10 | 画像再生処理開始 |
| 11 | 画像再生処理 |
| 12 | 電源ONチェック |
| 13 | CDドライブへの停止指示処理 |
| 14 | 電源OFFチェック |
| 15 | CDドライブに対して画像データ先頭へのシーク指示 |
| 16 | シーケンス・ヘッダを読み込みMPEGデコーダへ入力 |
| 17 | CDドライブに再生中断箇所へのシーク動作を指示 |
| 18 | 再生処理再開 |
| 19 | シーケンスヘッダ検出/出力部から記憶部へシーケンスヘッダを入力 |
| 20 | 記憶部に格納してあるシーケンスヘッダをMPEGデコーダに入力する処理 |
| 21 | CD-ROMデコーダ内部で検出してシーケンスヘッダをRAMに書き込む |
| 22 | RAMに格納してあるシーケンスヘッダをMPEGデコーダに入力 |
| 23 | CD-ROMデコーダからのデータをパターン |

5

6

検出回路に入力

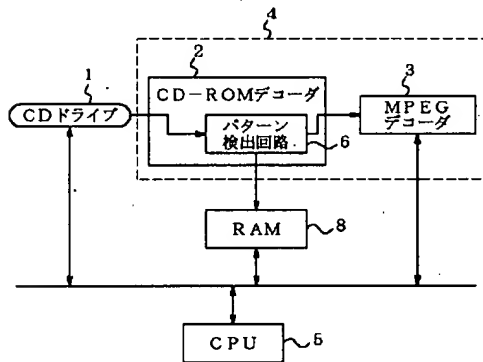
24 パターン検出回路で検出したシーケンスヘッダをCPUの内部RAMに格納

25 CPUの内部RAMに格納してあるシーケンスヘッダをMPEGデコーダに入力

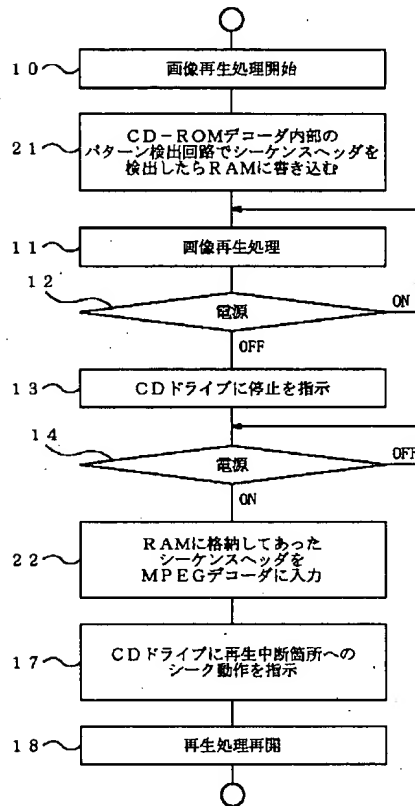
26 CD-ROMデコーダからのデータをCPUに入力

27 CPUでデータを監視し、検出したシーケンスヘッダを内部RAMに格納

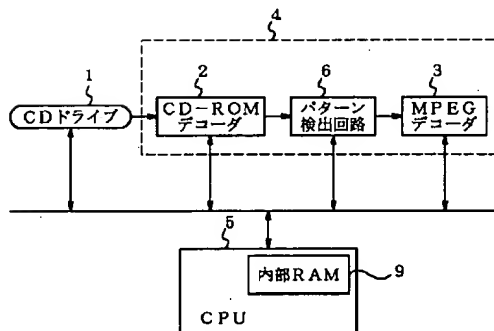
【図1】



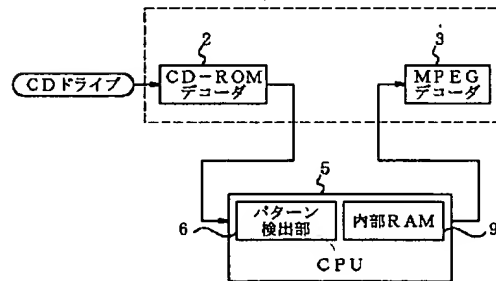
【図2】



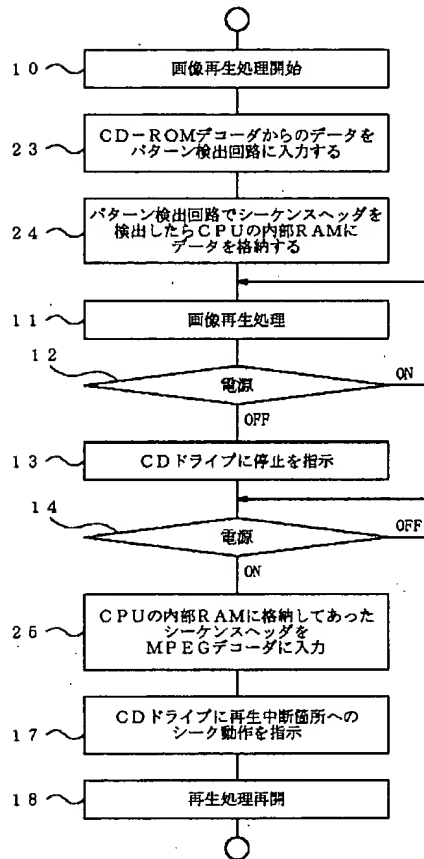
【図3】



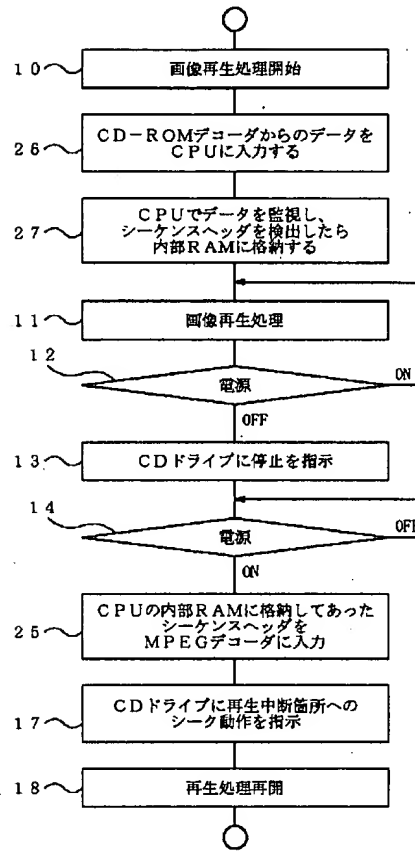
【図5】



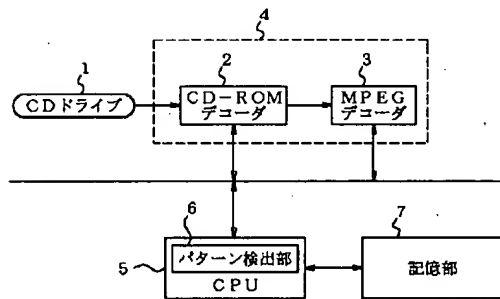
【図4】



【図6】



【図7】



【図9】

内容	ビット長	コード値
シーケンス層の開始コード	32	000001B3 (H)
画像の横の画素数	12	———
画素の縦のライン数	12	———
画素間隔のアスペクト比 (縦横比) を表す	4	———
画像の表示周期を表す	4	———
発生ビット量に対する 制限のためのビット・レート	18	———
マーカビット	1	1
符号発生量制御用仮想バッファの 大きさを決める	10	———
各パラメータが制限以内で あることを示す	1	———
イントラMB用量子化マトリックス ・データの存在を示す	1	———
非イントラMB用量子化 マトリックス・データの存在を示す	1	———
拡張データの開始コード	32	000001B5 (H)
ユーザ・データの開始コード	32	000001B2 (H)
シーケンスの終了コード	32	000001B7 (H)

【図8】

